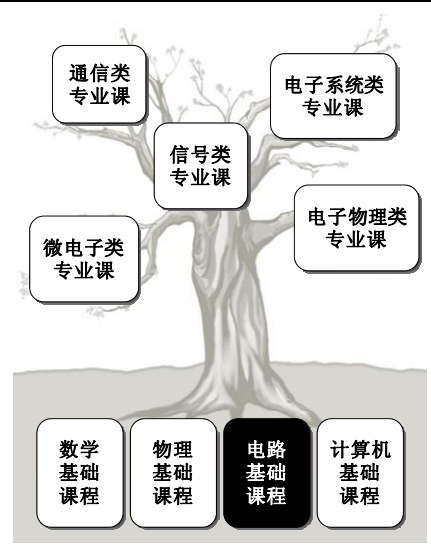


# 《数字逻辑电路》

## 教学大纲

### 1. 课程基本情况

学院 设 定	课程编号	EEE-0-106											
	课程名称	数字逻辑电路 Digital Circuits											
	开课时间	一年级			二年级			三年级			四年级		
		秋	春	夏	秋	春	夏	秋	春	夏	秋	春	夏
	适用院系	电子学系, 微电子学系											
	课程定位	专业主干基础理论课, 必修											
	学分	3 学分必修课											
	总学时	每周 4 学时 × 16 周 = 64 学时											
	先修课程	高等数学, 电磁学 微电子与电路基础, 电路分析											
	后续课程	信号与系统, 微机原理, 可编程逻辑电路, 嵌入式系统, 电子系统与设计											
教学方式	课堂授课为主												
课时分配	课堂授课 (48 学时) + 专题、习题和答疑 (12 学时) + 考试 (4 学时)												



### 2. 基本教学目的和要求

- 掌握二进制数制、编码、逻辑代数
- 学习逻辑电路与逻辑代数的差异, 掌握数字逻辑电路输入输出电气特性
- 掌握数字逻辑电路: 组合逻辑电路、同步时序逻辑电路、异步时序逻辑电路分析与设计的基本原理和基本方法, 重视学生逻辑思维训练, 培养数字逻辑电路独立分析和设计能力
- 学习了解可编程逻辑器件 PLD
- 学习使用 VHDL 进行数字电路与系统计算机辅助设计的流程和方法

### 3. 教学进度与主要内容

	章节	课时	内容提要	知识点	难度和重要性
1	概述	4	概述数字电路、数制、数码和编码等概念	数字信号与电路；数字电路分类；正数的二进制表示；有符号数的二进制表示（原码/反码/补码）；二进制编码；检错码和纠错码；字符编码等	☆☆
2	逻辑代数与门电路	6	布尔代数和逻辑电路，典型CMOS和TTL和逻辑门	逻辑代数，与或非基本逻辑运算，同或、异或运算，逻辑代数公理、定理与规则；CMOS逻辑电路；CMOS逻辑电路稳态电气特性，CMOS逻辑电路动态电气特性；TTL逻辑电路，TTL逻辑电路稳态电气特性，TTL逻辑电路动态电气特性；TTL三态门和CMOS传输门	☆☆☆☆
3	组合逻辑电路设计	8	逻辑函数的标准形式，组合逻辑电路的设计与应用，通用组合逻辑电路	逻辑代数的标准形式；逻辑函数与化简；组合逻辑电路的竞争与冒险；VHDL入门；组合逻辑电路的VHDL描述；常用组合逻辑电路与应用：编码器、译码器、数据选择器、数据分配器、比较器、（逐位/超前进位）加法器、加减法器、乘法器等；通用组合逻辑电路ROM：ROM、PROM、EPROM、EEPROM、Flash Memory	☆☆☆☆☆
	习题课 1	2			
	答疑讨论 1	2			
4	触发器与存储器	10	时序逻辑电路基本原理，简单时序逻辑电路，触发器、计数器和存储器	反馈环；双稳态电路；单稳态电路；无稳态电路；锁存器；基本触发器如D触发器，RS触发器，T触发器，JK触发器*；激励方程、特性方程、状态转换表、状态转移图等概念；触发器的VHDL表述；计数器，异步计数器、同步计数器、BCD码计数器、左移码计数器；计数器控制电路（使能、清除、置数、进位控制等）；典型集成计数器示例；计数器的VHDL表述；移位寄存器；随机存取存储器SRAM、双端口RAM、SAM、CAM；DRAM、SDRAM、DDR、DDRII、DDRIII	☆☆☆☆☆
	习题课 2	2			

5	时序电路分析与设计	12	时序逻辑电路的分析与设计方法与实践，包括同步和异步时序电路	状态机、Mealy 型状态机、Moore 型状态机；同步时序电路；异步时序电路；状态化简；状态编码；同步时序电路分析；同步时序电路设计原理；同步时序电路设计实践；同步时序电路故障；亚稳定性；同步器；异步时序电路分析与设计	☆☆☆☆☆
	习题课 3	2			
6	可编程逻辑电路 PLD 与 VHDL 实践	6	简单可编程逻辑电路和大规模可编程逻辑器件	简单可编程逻辑电路 PAL、GAL；大规模可编程逻辑器件 CPLD、FPGA；数字逻辑系统 VHDL 描述实践	☆☆
7	ADC 与 DAC	2	ADC、DAC 基本原理与使用	权电阻网络 DAC、T 型电阻网络 DAC、权电容网络 DAC；并行 ADC；逐次比较型 ADC； $\Sigma$ - $\Delta$ ADC；双积分型 ADC；分辨率和转换误差	☆☆☆
	习题课 4	2			
	答疑讨论 2	2			