

实验八 单次触发的异步时序逻辑系统设计

1. 实验目的

- (1) 练习异步时序逻辑电路的设计方法。
- (2) 初步了解可编程逻辑器件的使用方法。

1

实验八 单次触发的异步时序逻辑系统设计

2. 实验内容

(1) 预习报告与实验原理

- 本实验是在实验七的基础上，采用手动按键触发，每触发一次，完成取数、计数、送显示等一个全过程，然后处于等待状态。在非等待状态期间，若有新的按键触发，系统不予响应。本练习要求设计这一异步时序逻辑系统的控制电路。
- 按键开关状态为：按下时送出高电平，松手送出低电平。

2

实验八 单次触发的异步时序逻辑系统设计

(2) 用中、小规模集成电路设计控制电路

- 设置逻辑变量及逻辑状态。
- 按状态图画出时序并写出化简后的逻辑函数。
- 画出控制电路的布线装配图（注明各芯片腿号）并组装电路。
- 对控制电路进行准静态测试，看其是否按设计要求进行正确的状态跳转。

3

实验八 单次触发的异步时序逻辑系统设计

- 测量系统能正常工作的频率范围。
- #### (3) 用GAL (PALCE) 完成前面的内容。

4

实验八 单次触发的异步时序逻辑系统设计

3. 实验中可能遇到的问题

- (1) 异步时序逻辑与同步时序逻辑的区别。
- (2) 触发的概念。
- (3) 状态转移图的概念。

5

实验八 单次触发的异步时序逻辑系统设计

4. 难点

- (1) 异步时序逻辑系统的设计方法。
- (2) 根据状态转换图获得系统工作时序。

6