

### 实验十三 同步时序系统设计仿真

#### 1. 实验目的

- (1) 练习使用OrCAD软件绘制数字电路原理图。
- (2) 掌握利用仿真软件Pspice进行数字逻辑模拟的方法。
- (3) 验证所设计同步时序系统控制模块的可行性。

1

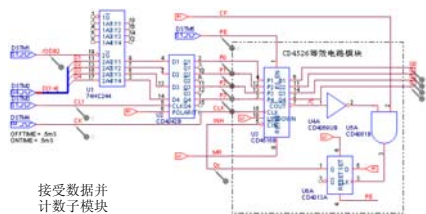
### 实验十三 同步时序系统设计仿真

#### 2. 实验内容

- (1) 实验是对实验七中的电路进行仿真测试。按步骤仿真“接受数据并计数子模块”电路。
- (2) 仿真“时钟模块”电路，测试节点。

2

### 实验十三 同步时序系统设计仿真



3

### 实验十三 同步时序系统设计仿真

- (3) 仿真“数制转换模块”电路。使电路从0开始计数，计数到12后停止，并利用两个缓冲器分别输出到总线上。
- (4) 仿真“显示子模块”电路。
- (5) 验证自己设计反馈电路的正确可行性。

4

### 实验十三 同步时序系统设计仿真

#### 3. 实验中可能遇到的问题

电路仿真同实际情况还是有一定差距，比如仿真中要求激励信号源保证计数器有一定的初始状态，另外信号处理的延迟时间基本为0，可考虑在信号反馈时加延迟线电路，Pspice元器件库中有DELAY器件，可灵活设定延迟时间。

5