



集成电路原理与设计

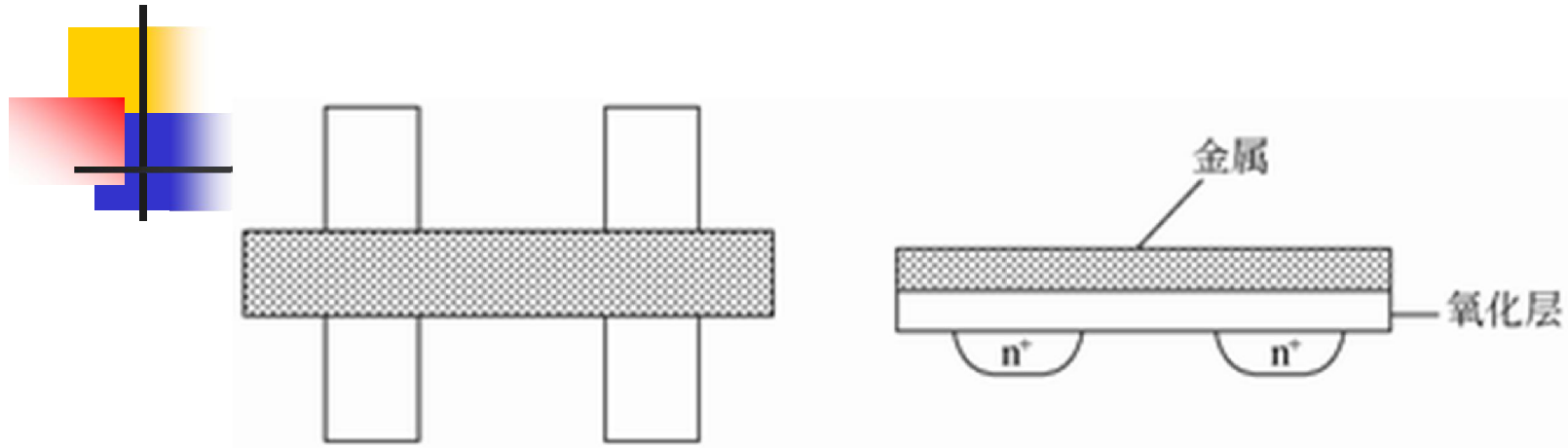
集成电路制作工艺：寄生效应和**SOI**工艺



第二章 集成电路制作工艺

- **2.1.1 集成电路加工的基本操作**
- **2.1.2 MOS结构和分类**
- **2.2.1 N阱CMOS工艺**
- **2.2.2 深亚微米CMOS工艺**
- **2.3.1 CMOS IC中的寄生效应**
- **2.3.2 SOI工艺**
- **2.3.3 CMOS版图设计规则**

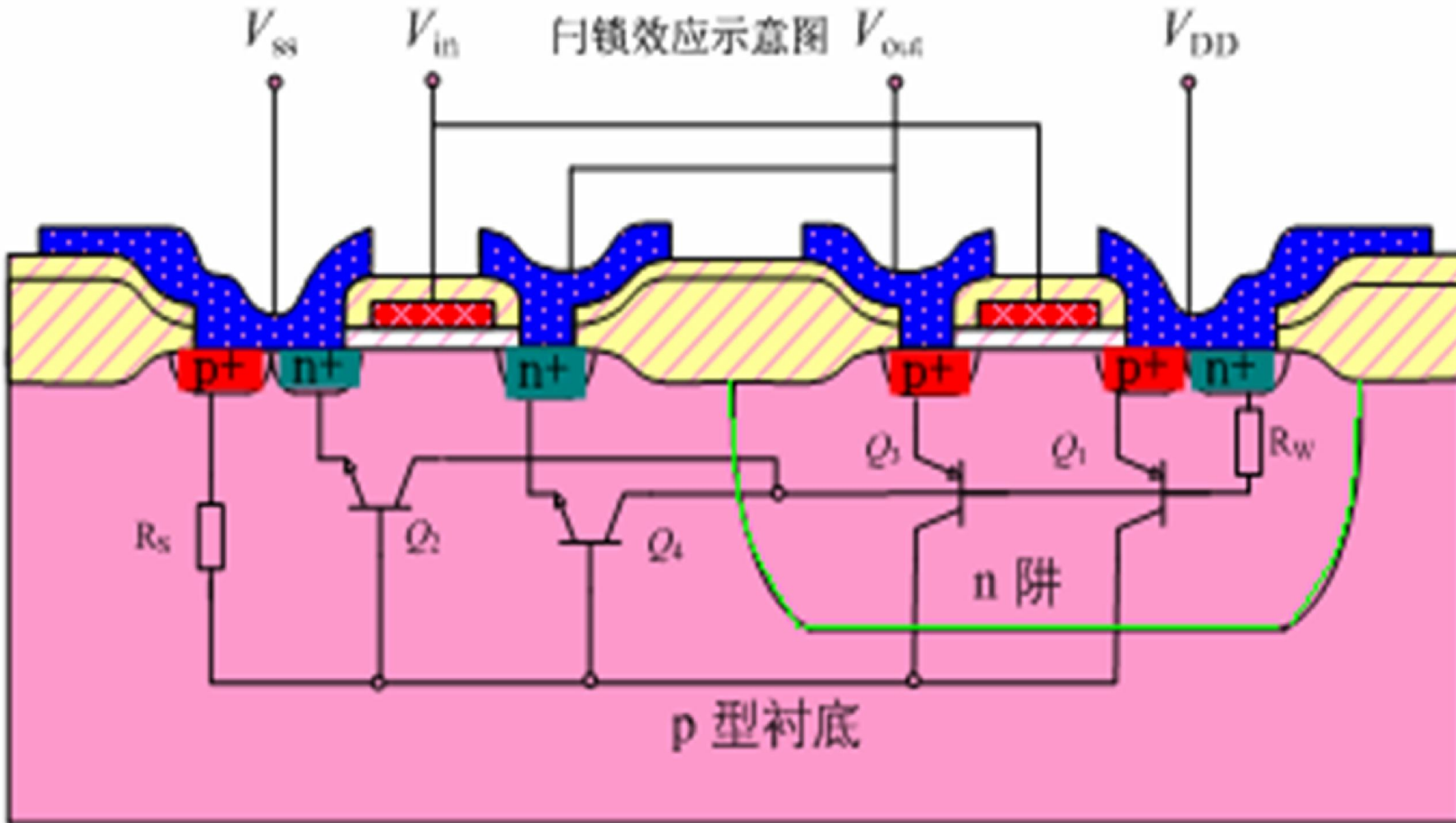
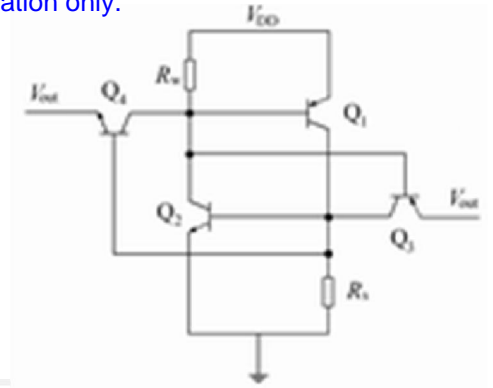
场区寄生MOS晶体管



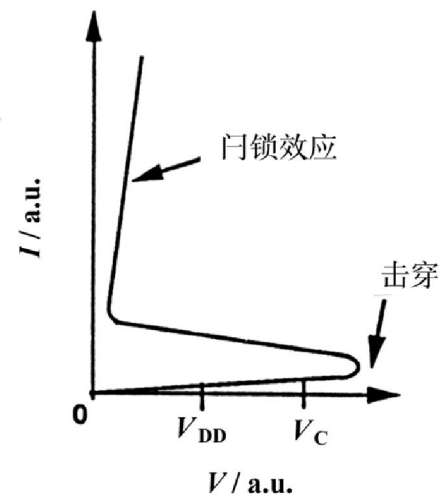
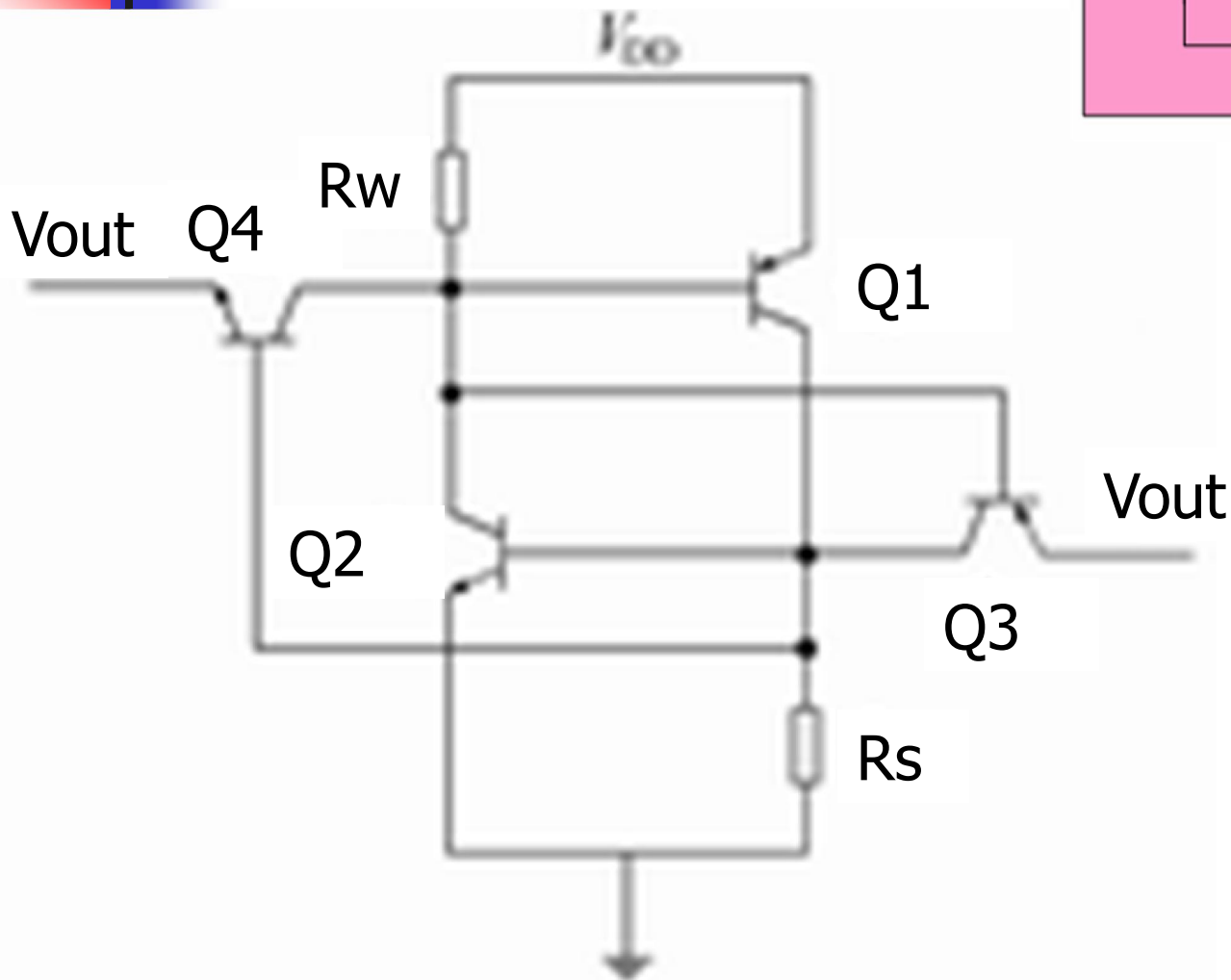
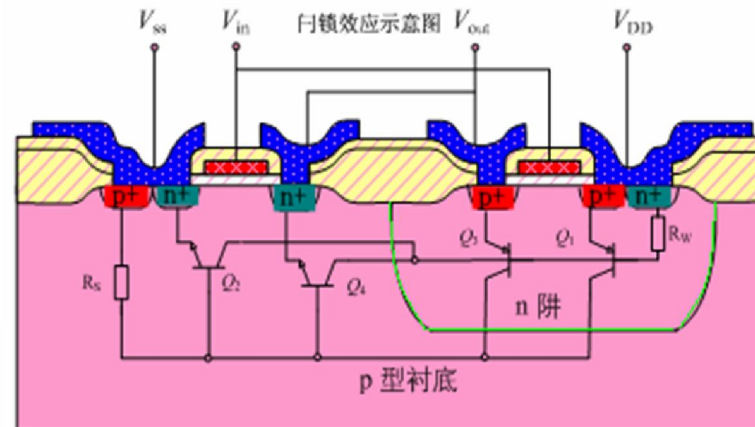
防止出现寄生沟道的措施:

- 足够厚的场氧化层
- 场区注硼

体硅CMOS中的闩锁效应

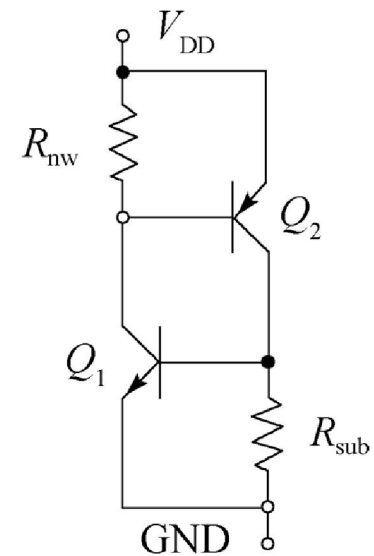
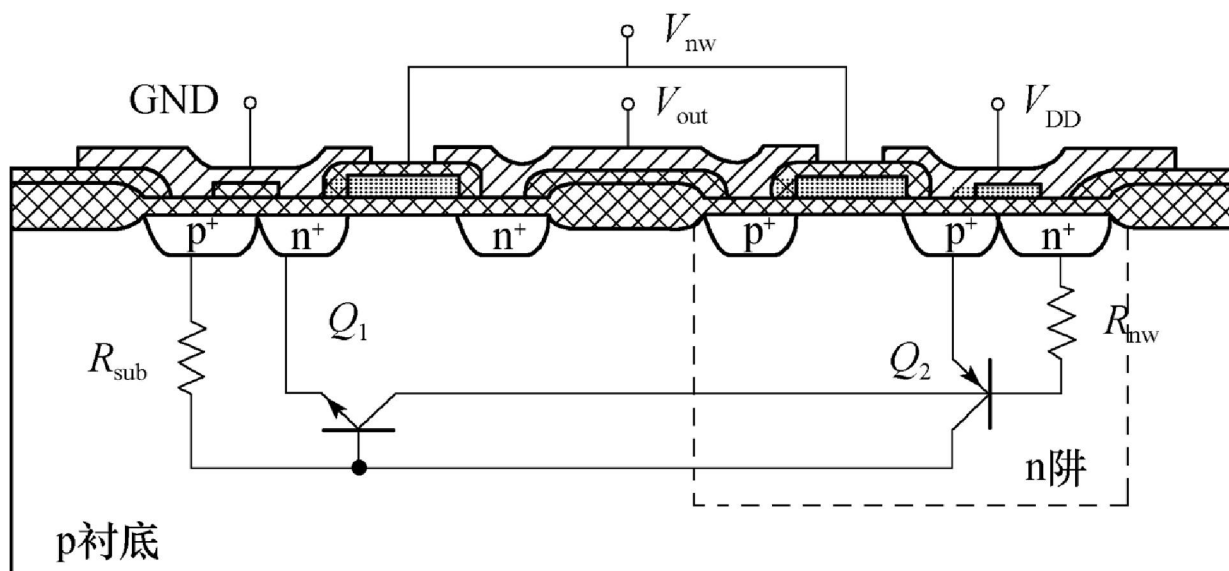


闩锁效应:等效电路



寄生晶体管 Q_1 、 Q_2 ，寄生电阻 R_{nw} 、 R_{sub} 构成等效电路

- ✓ Q_1 和 Q_2 交叉耦合形成正反馈回路
- ✓ 电流在 Q_1 和 Q_2 之间循环放大
- ✓ V_{DD} 和GND之间形成极大的电流，电源和地之间锁定在一个很低的电压(维持电压 V_h)

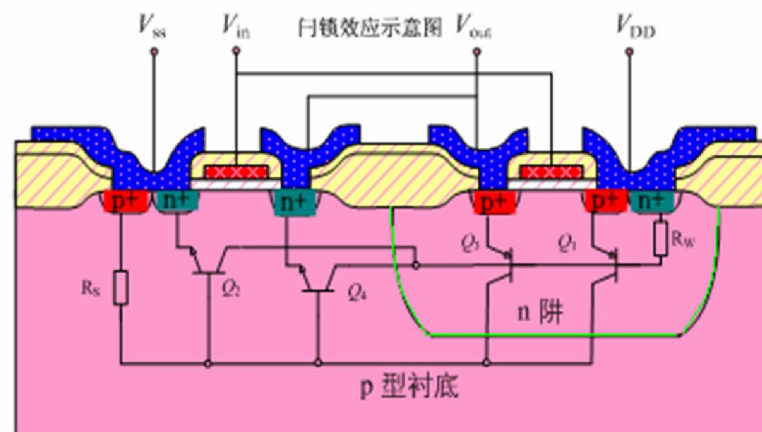
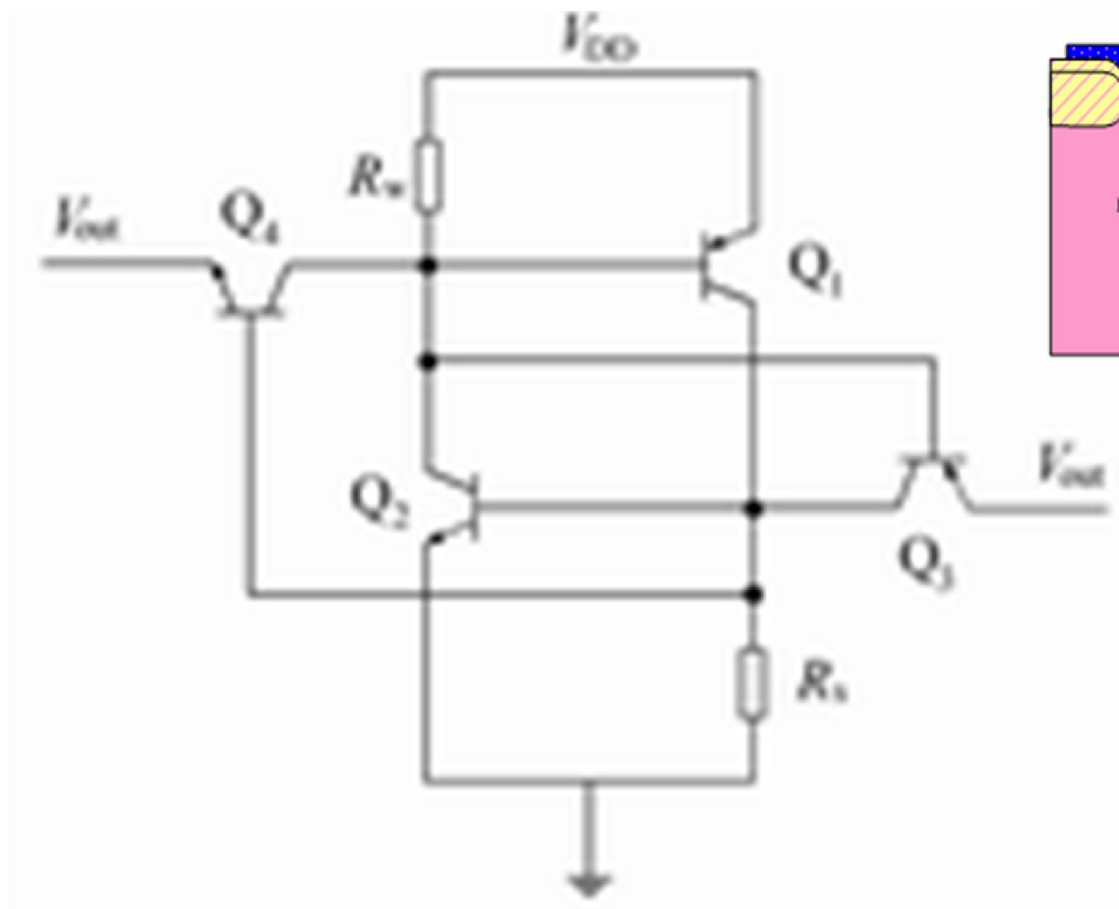


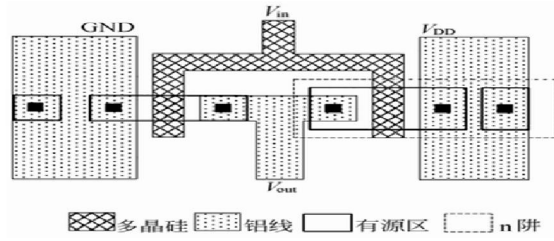
防止闩锁效应 的措施

1. 减小阱区和衬底的寄生电阻
2. 降低寄生双极晶体管的增益
3. 使衬底加反向偏压
4. 加保护环
5. 用外延衬底
6. 采用**SOICMOS**技术

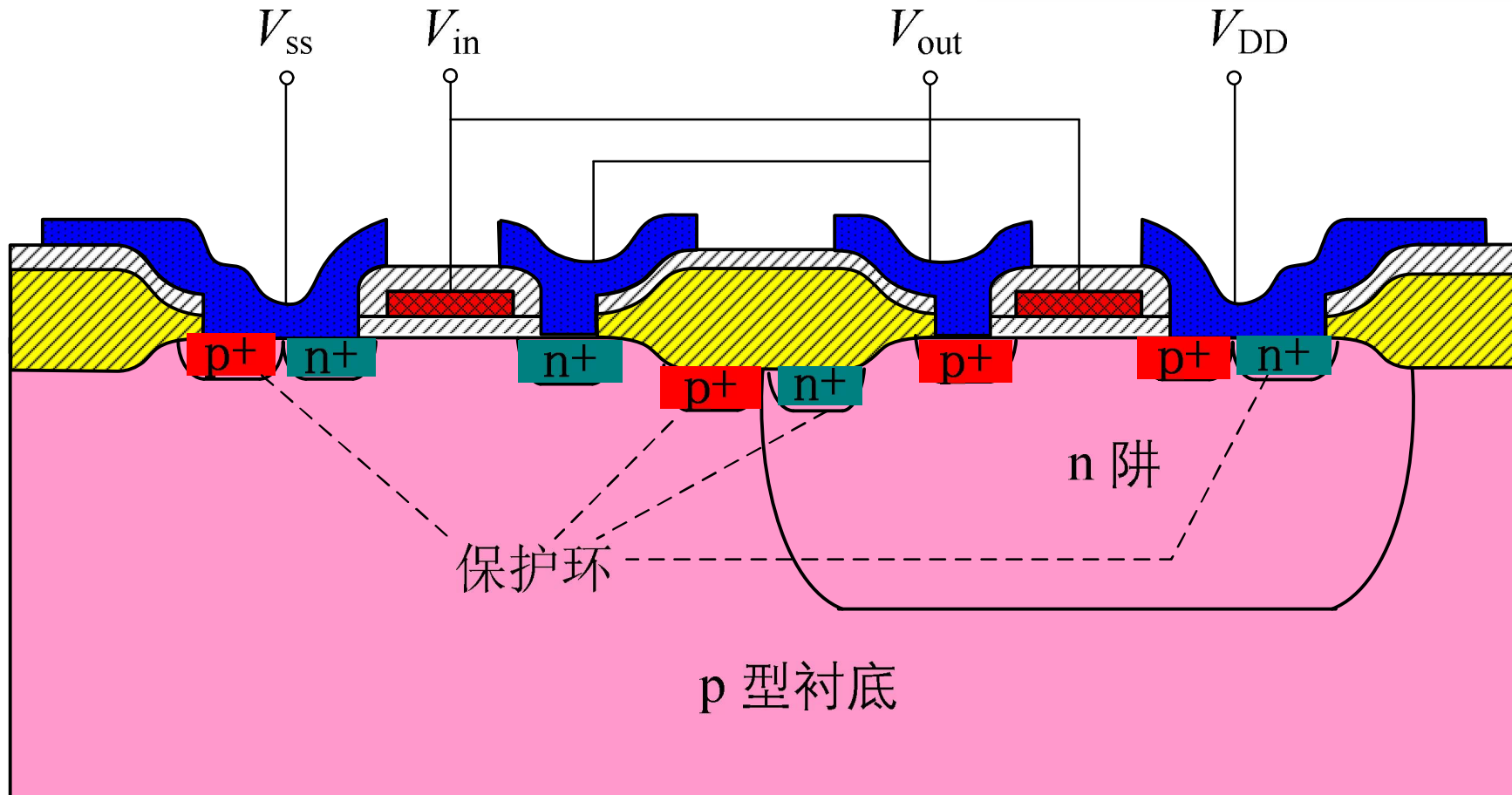
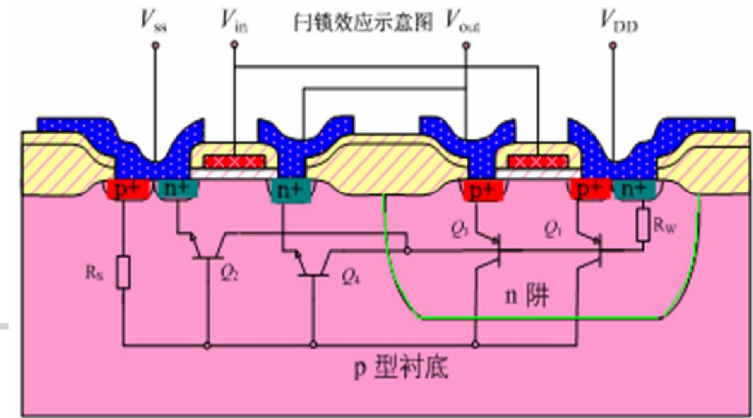
- 1、减小寄生电阻
- 2、降低寄生晶体管增益
- 3、衬底加反向偏压

抑制闩锁效应

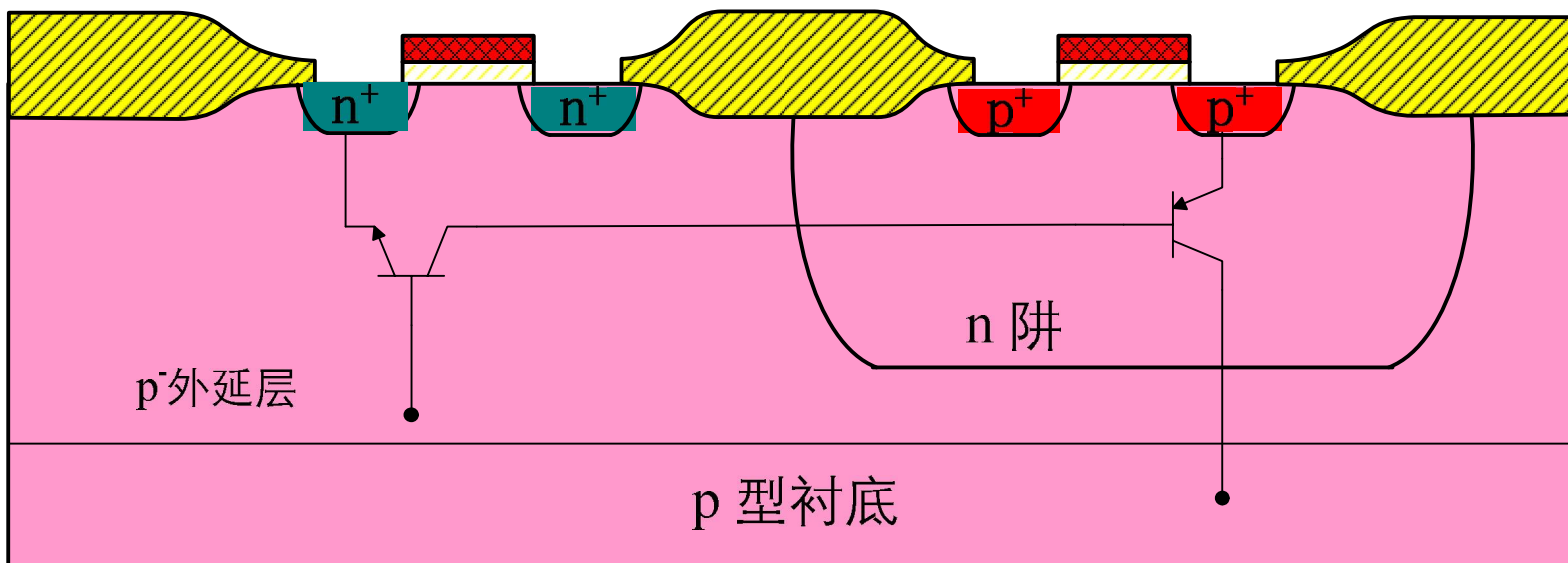
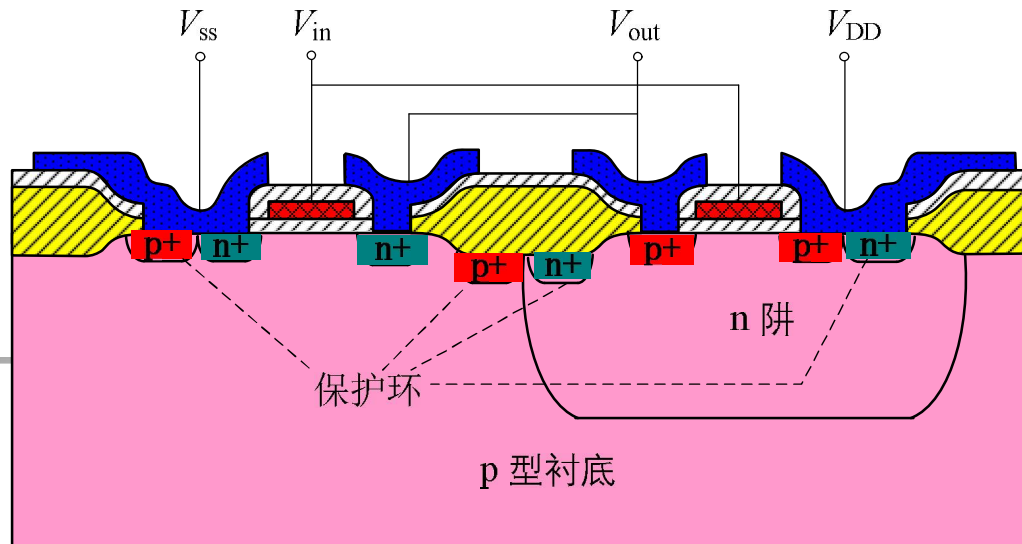




4、保护环



5、外延衬底





第二章 集成电路制作工艺

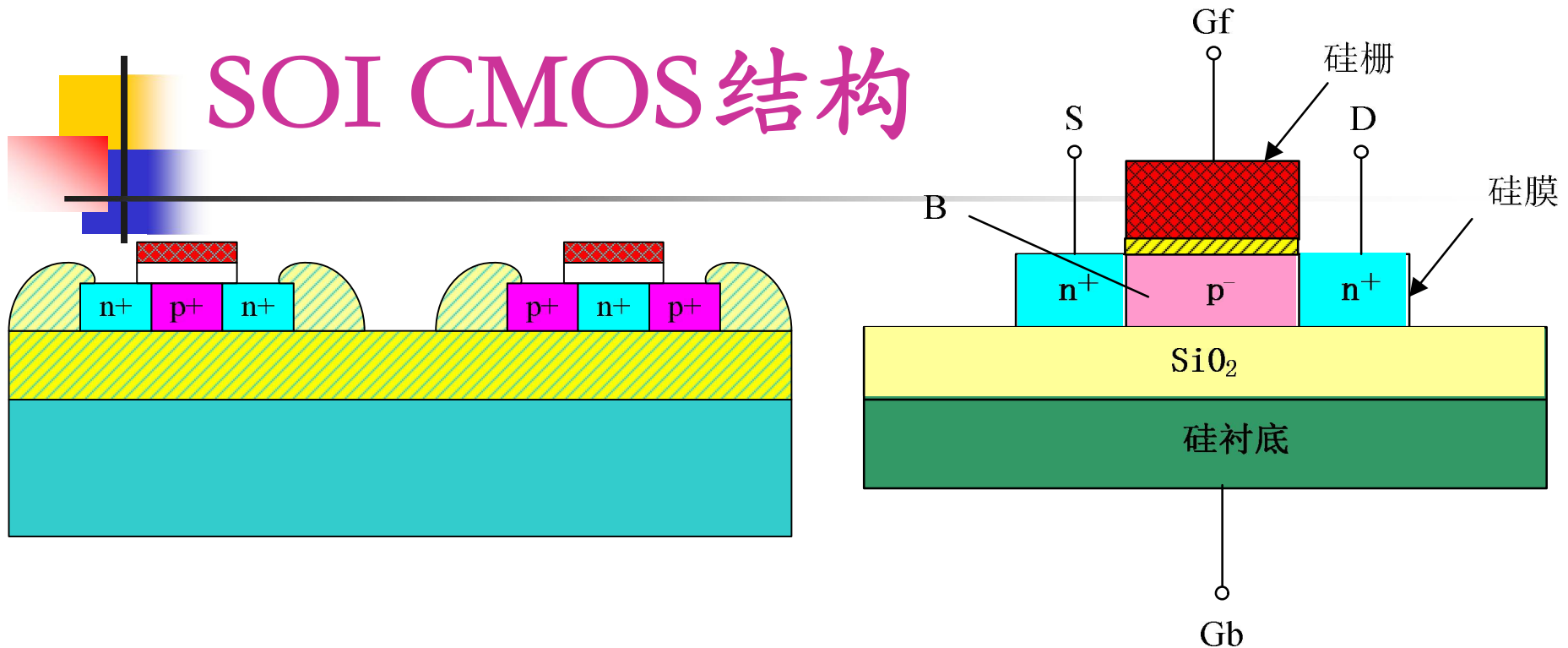
- **2.1.1 集成电路加工的基本操作**
- **2.1.2 MOS结构和分类**
- **2.2.1 N阱CMOS工艺**
- **2.2.2 深亚微米CMOS工艺**
- **2.3.1 CMOS IC中的寄生效应**
- **2.3.2 SOI工艺**
- **2.3.3 CMOS版图设计规则**



2.3.2 SOI CMOS基本工艺

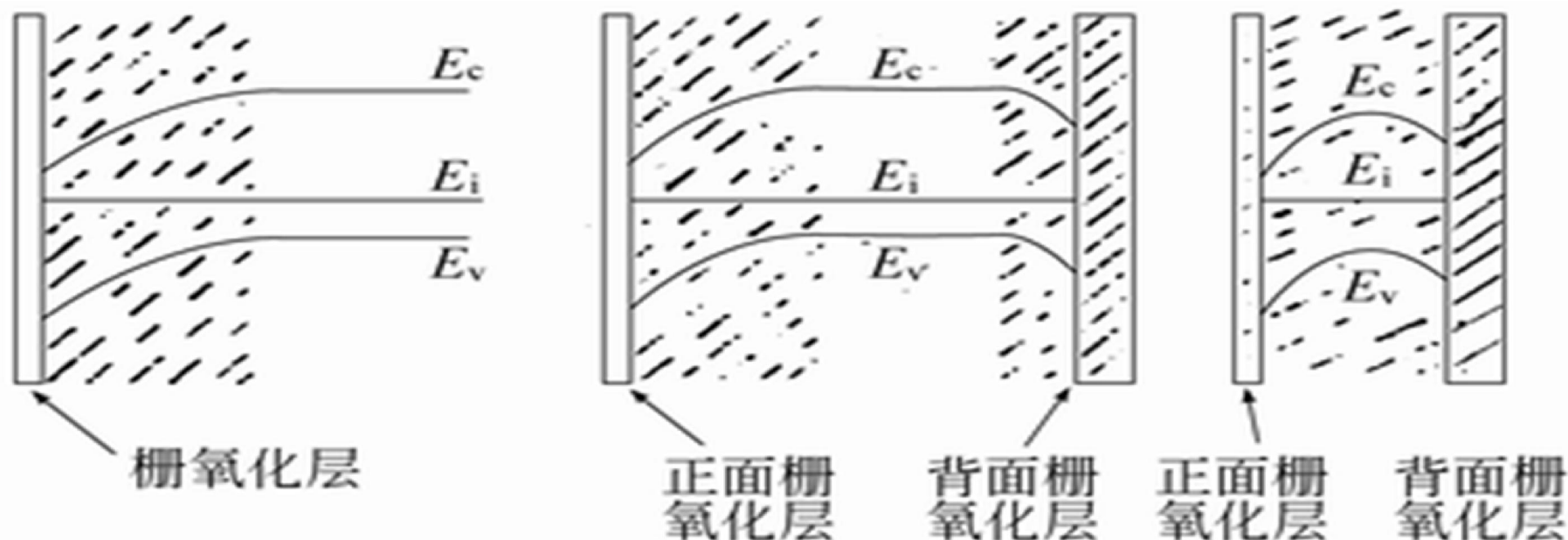
- **SOI结构**
- **SOI工艺**
- **SOI优点**

SOI CMOS结构



1. 体区和衬底隔离。体电位是浮空会引起浮体效应。需专门设计体区的引出端。
2. 衬底相对沟道区也相当于一个MOS结构，因此也把SOI MOSFET的衬底又叫做背栅，是五端器件。

SOI MOSFET的性能



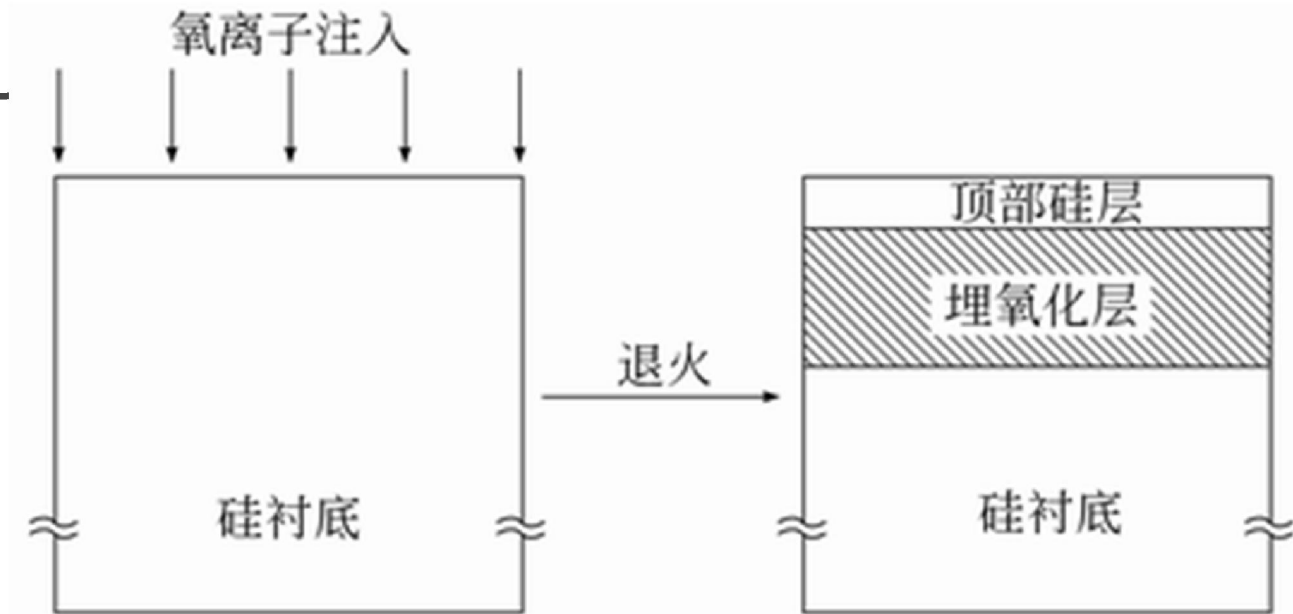
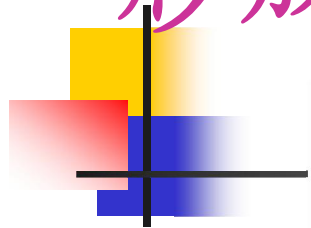
■ 厚膜器件

- $t_{si} > 2x_{dm}$ 。背栅对MOSFET性能基本没有影响，和体硅MOS器件基本相同

■ 薄膜器件

- $t_{si} < x_{dm}$ 。在栅电压的作用下可以使顶层硅膜全部耗尽
- 可以通过减薄硅膜抑制短沟道效应

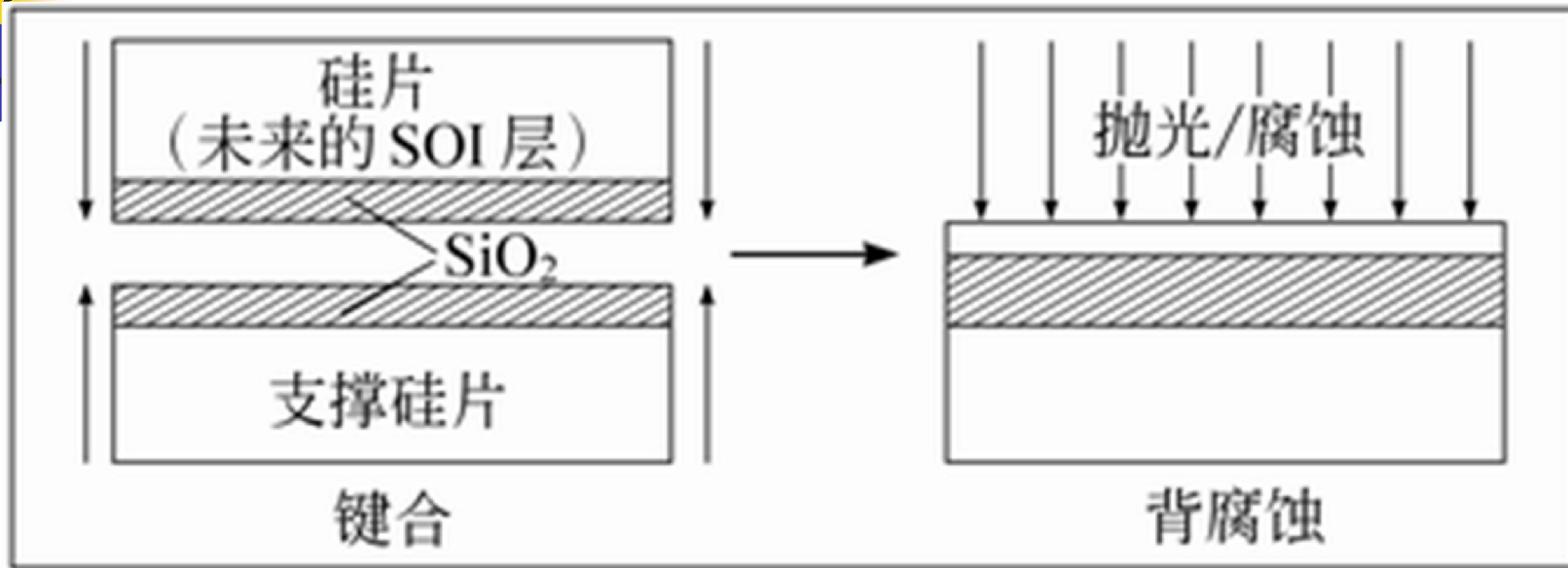
形成SOI硅片的基本工艺(1)



■ 注氧隔离技术 (SIMOX)

- 通过高能量、大剂量注氧在硅中形成埋氧化层. O^+ 的剂量在 $1.8 \times 10^{18} \text{cm}^{-2}$ 左右; 能量 $\sim 200 \text{keV}$
- 埋氧化层把原始硅片分成2部分, 上面的薄层硅用来做器件, 下面是硅衬底

形成SOI硅片的基本工艺(2)



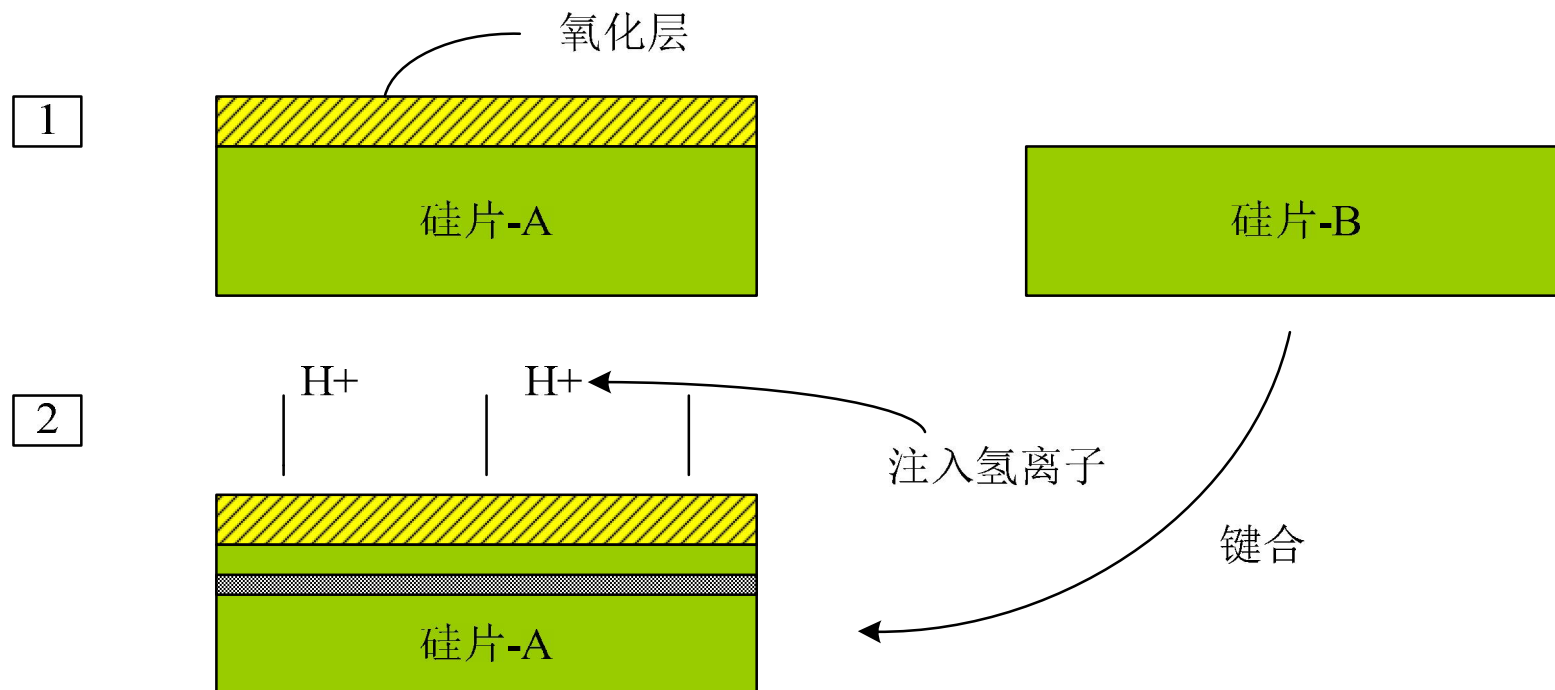
■ 键合减薄技术 (BE)

- 把2个生长了氧化层的硅片键合在一起，两个氧化层通过键合粘在一起成为埋氧化层
- 其中一个硅片腐蚀抛光减薄成为做器件的薄硅膜，另一个硅片作为支撑的衬底

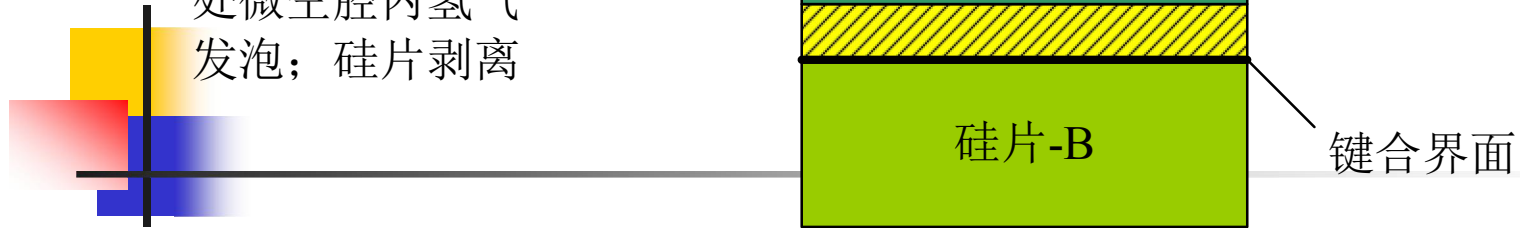
形成SOI 硅片的基本工艺 (3)

■ 智能剥离技术 (smart cut)

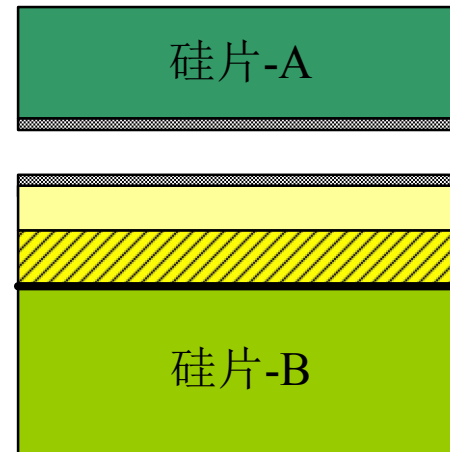
- 解决了如何用键合技术形成薄膜SOI材料
- 可以形成高质量的薄硅膜SOI材料



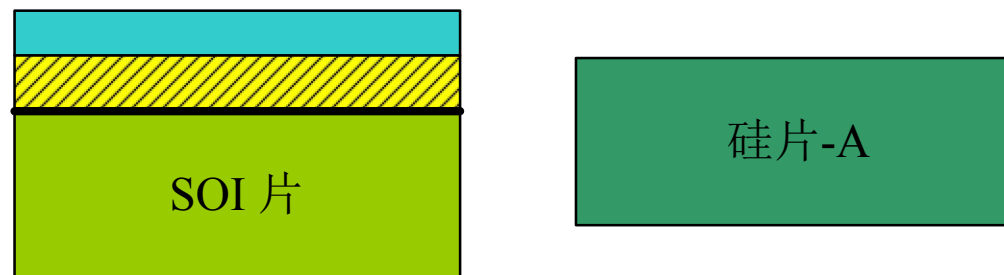
- 3 低温退火；注氢
处微空腔内氢气
发泡；硅片剥离



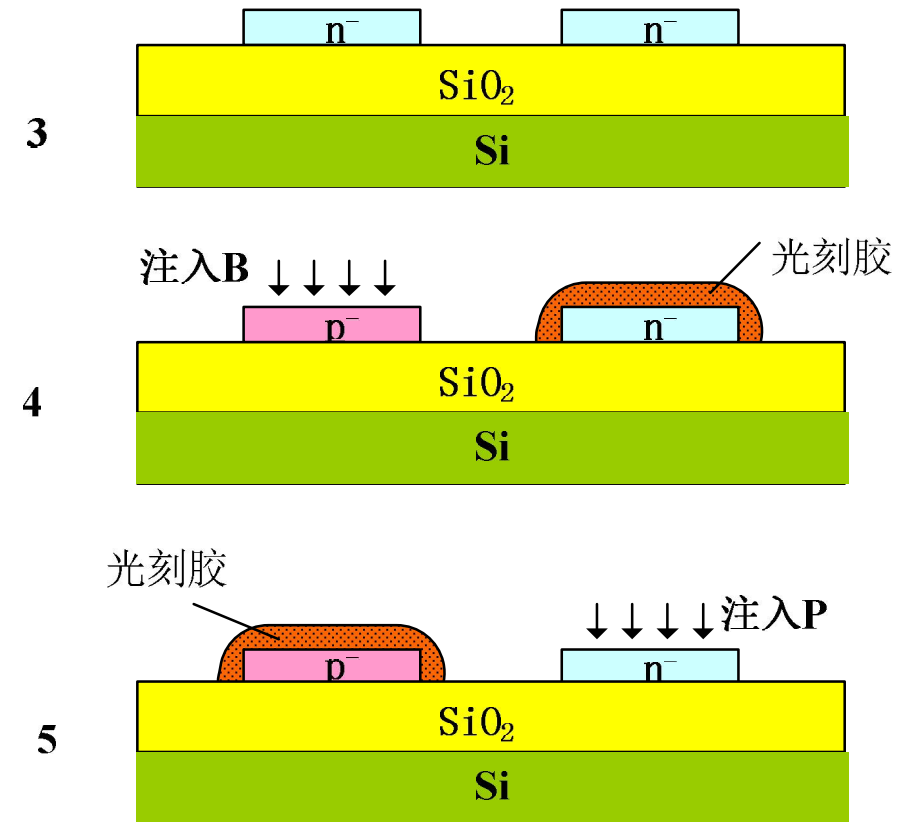
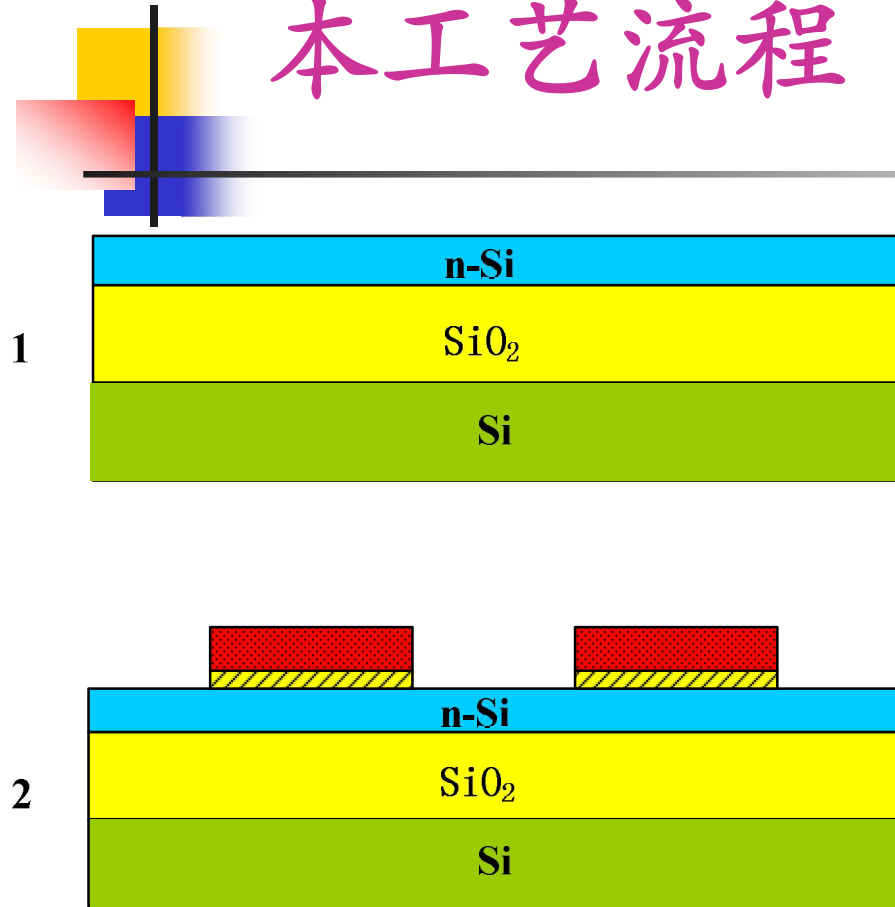
- 4 高温退火，增加键合强度，
恢复顶层硅膜中引起的损伤；
CMP抛光使表面平整

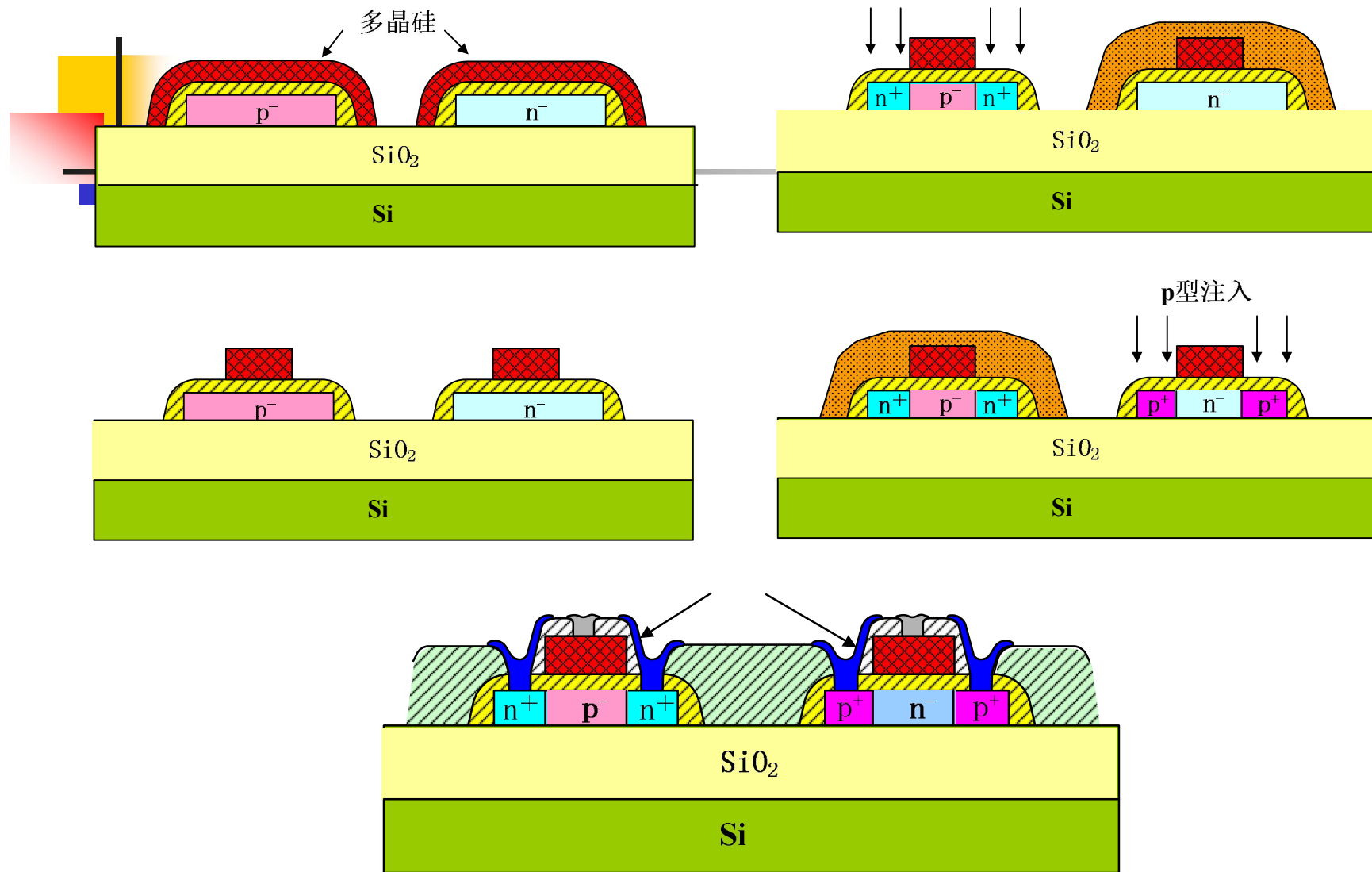


- 5 形成SOI片

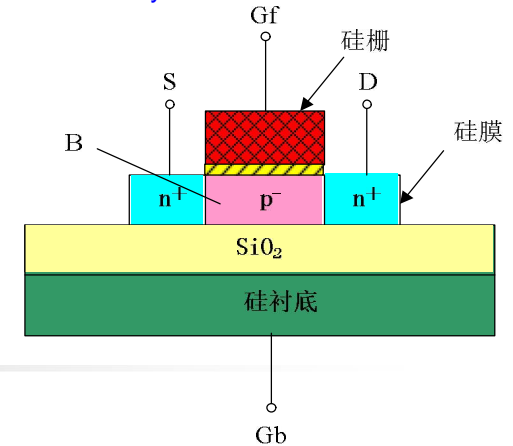


基于台面隔离的SOI CMOS基本工艺流程

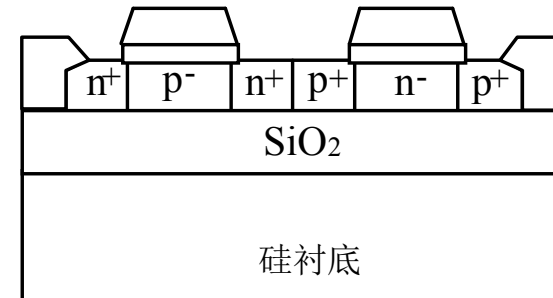




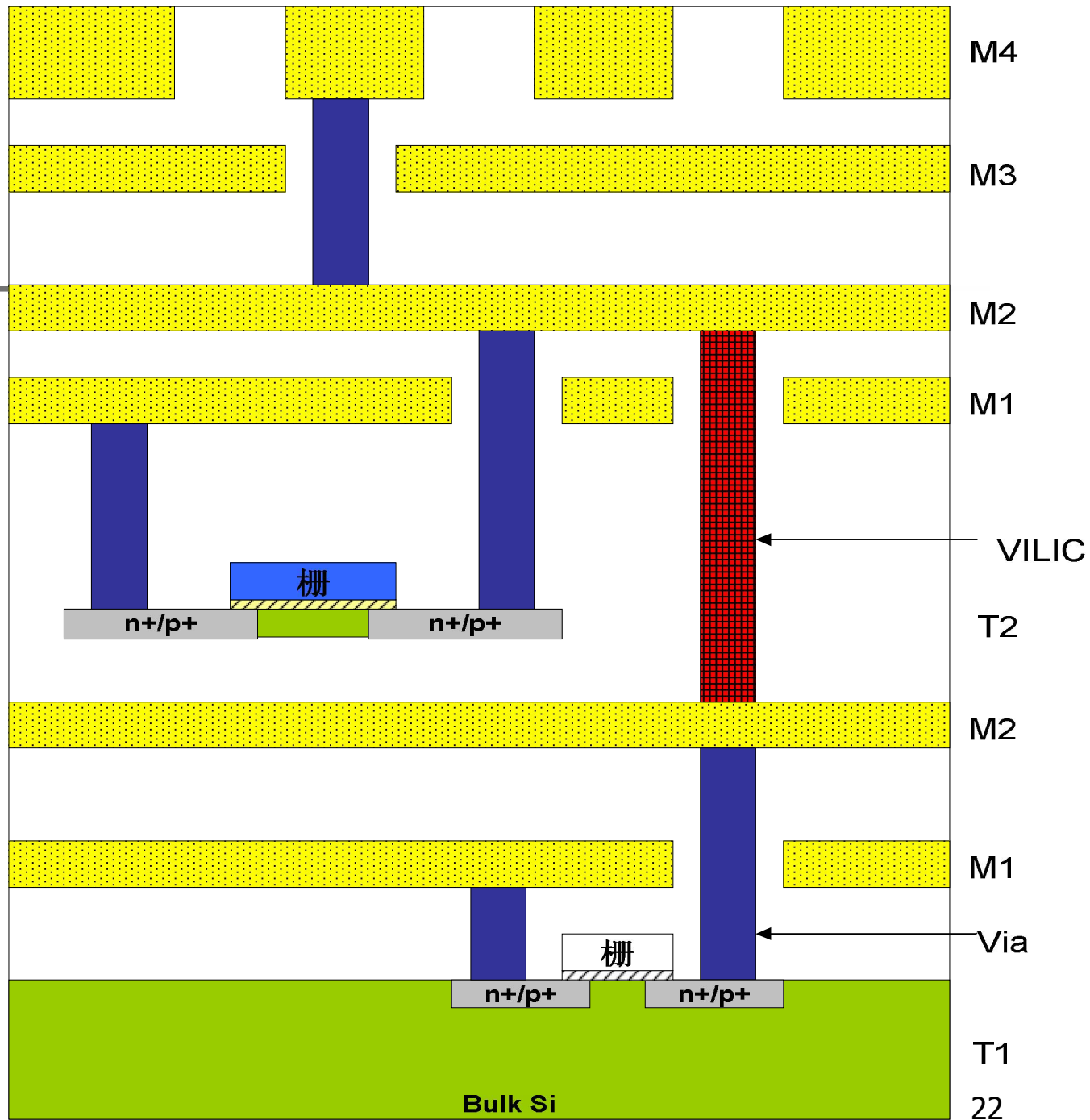
SOI CMOS的优越性



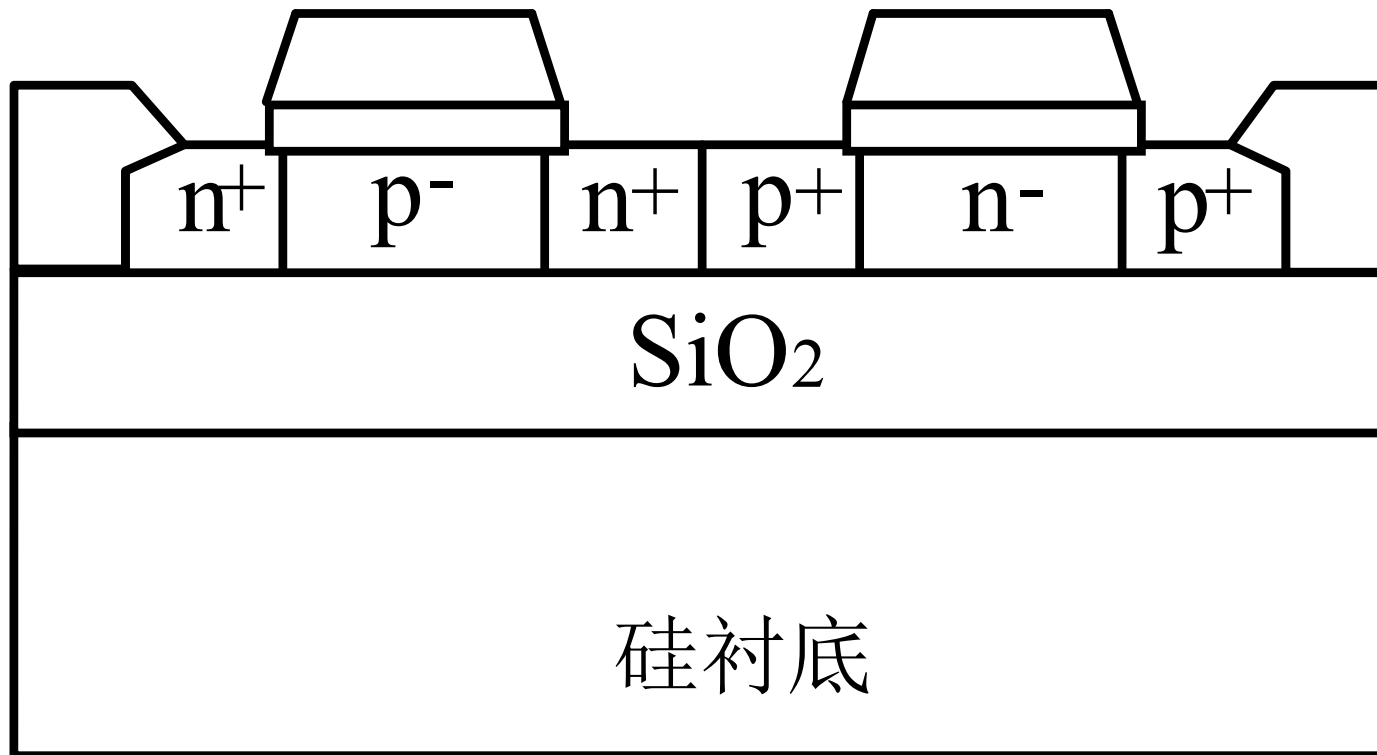
1. 每个器件都被氧化层包围，完全与周围的器件隔离，从根本上消除了闩锁效应；
2. 减小了pn结电容和互连线寄生电容
3. 不用做阱，简化工艺，减小面积
4. 极大减小了源、漏区pn结面积，从而减小了pn结泄漏电流
5. 有很好的抗辐照性能；
6. 实现三维立体集成。



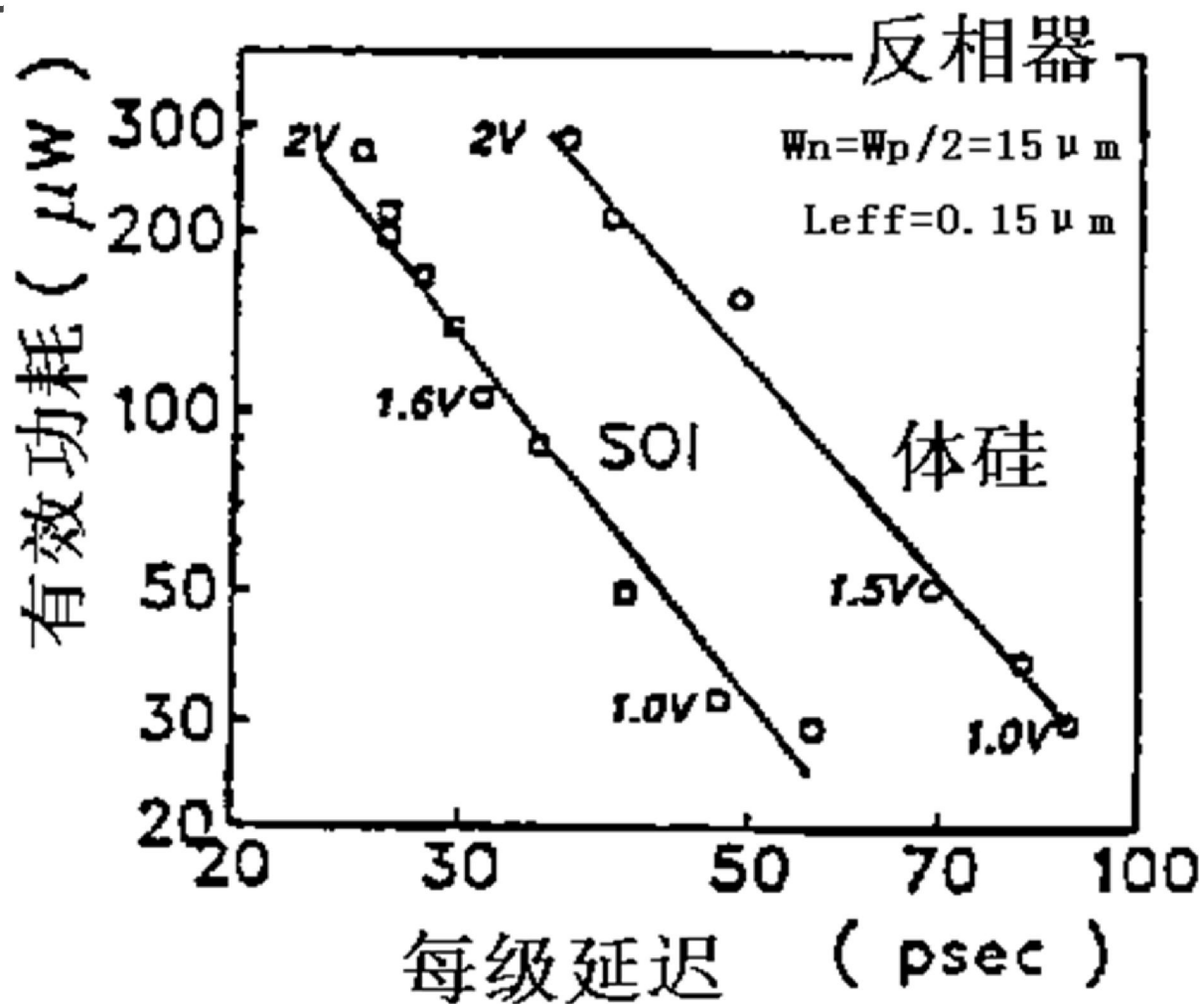
SOI技术实现 三维立体集成



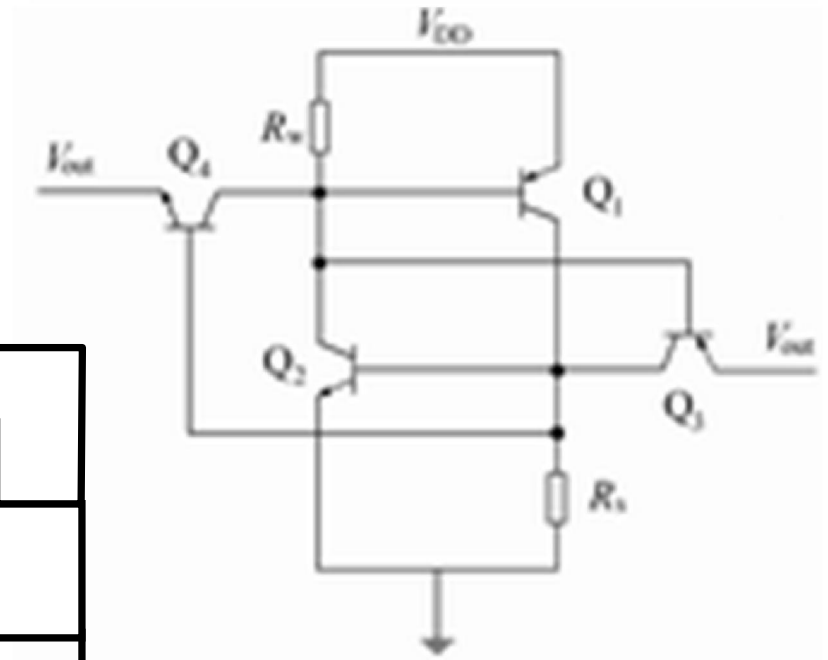
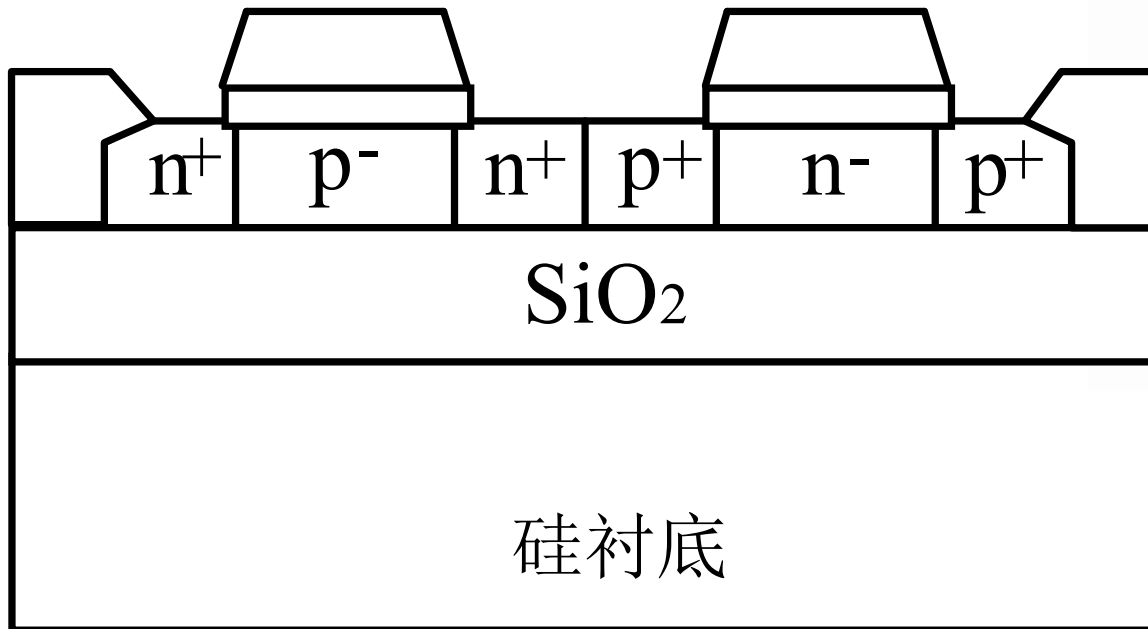
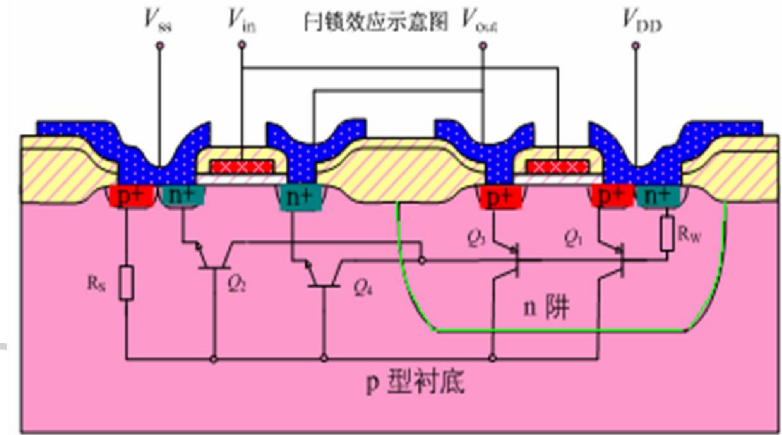
SOI CMOS反相器结构



SOI 与体硅CMOS性能比较



抑制闩锁效应:














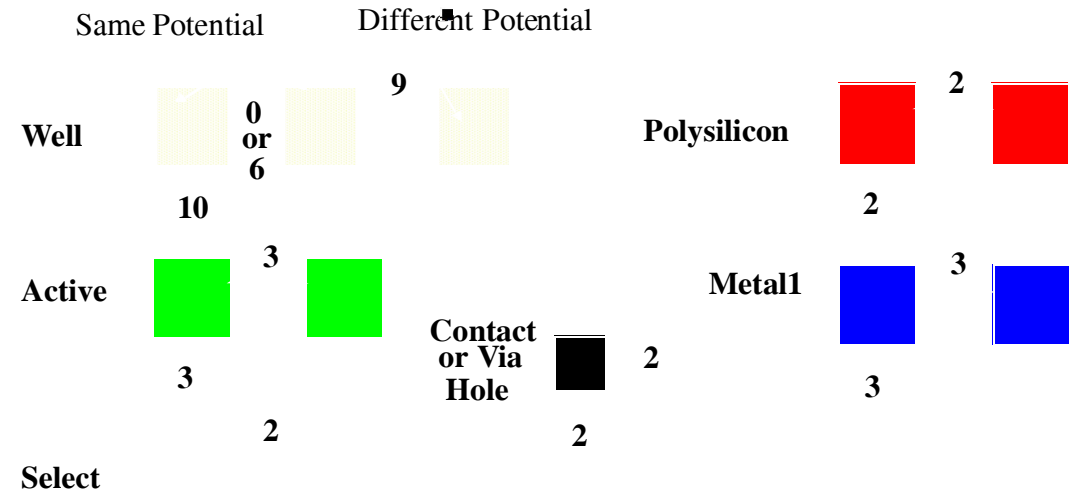
第二章 集成电路制作工艺

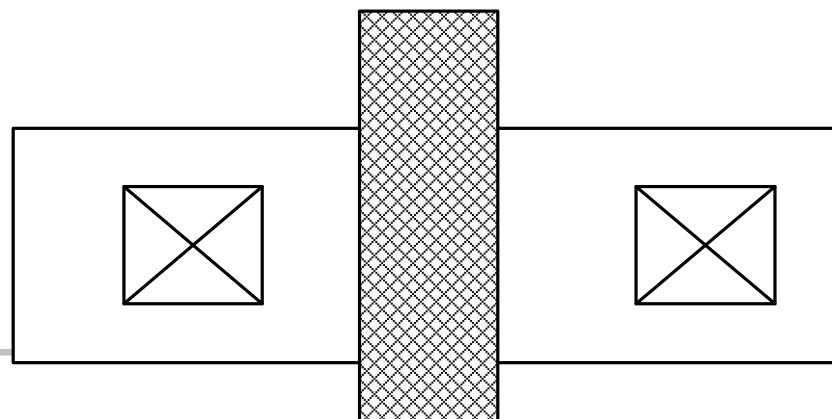
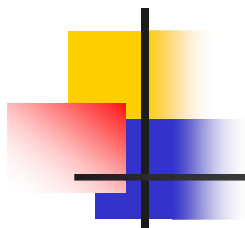
- **2.1.1 集成电路加工的基本操作**
- **2.1.2 MOS结构和分类**
- **2.2.1 N阱CMOS工艺**
- **2.2.2 深亚微米CMOS工艺**
- **2.3.1 CMOS IC中的寄生效应**
- **2.3.2 SOI工艺**
- **2.3.3 CMOS版图设计规则**

设计规则

- 设计规则是设计者和工艺工程师之间的接口
- 设计规则保证满足设计规则的设计加工后的器件可以达到工艺的标准性能
- 版图设计需要满足设计规则

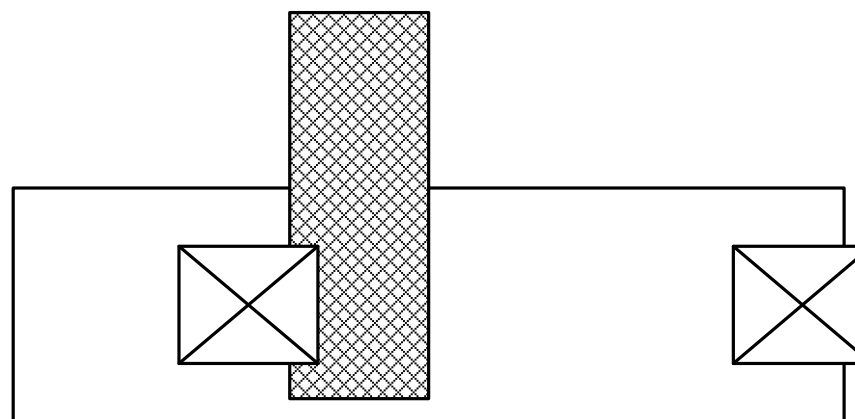
Layer	Color	Representation
Well (p,n)	Yellow	
Active Area (n+,p+)	Green	
Select (p+,n+)	Green	
Polysilicon	Red	
Metal1	Blue	
Metal2	Magenta	
Contact To Poly	Black	
Contact To Diffusion	Black	
Via	Black	





(a) 设计的版图

违背版图设计规则的结果



(b) 加工误差造成器件失效

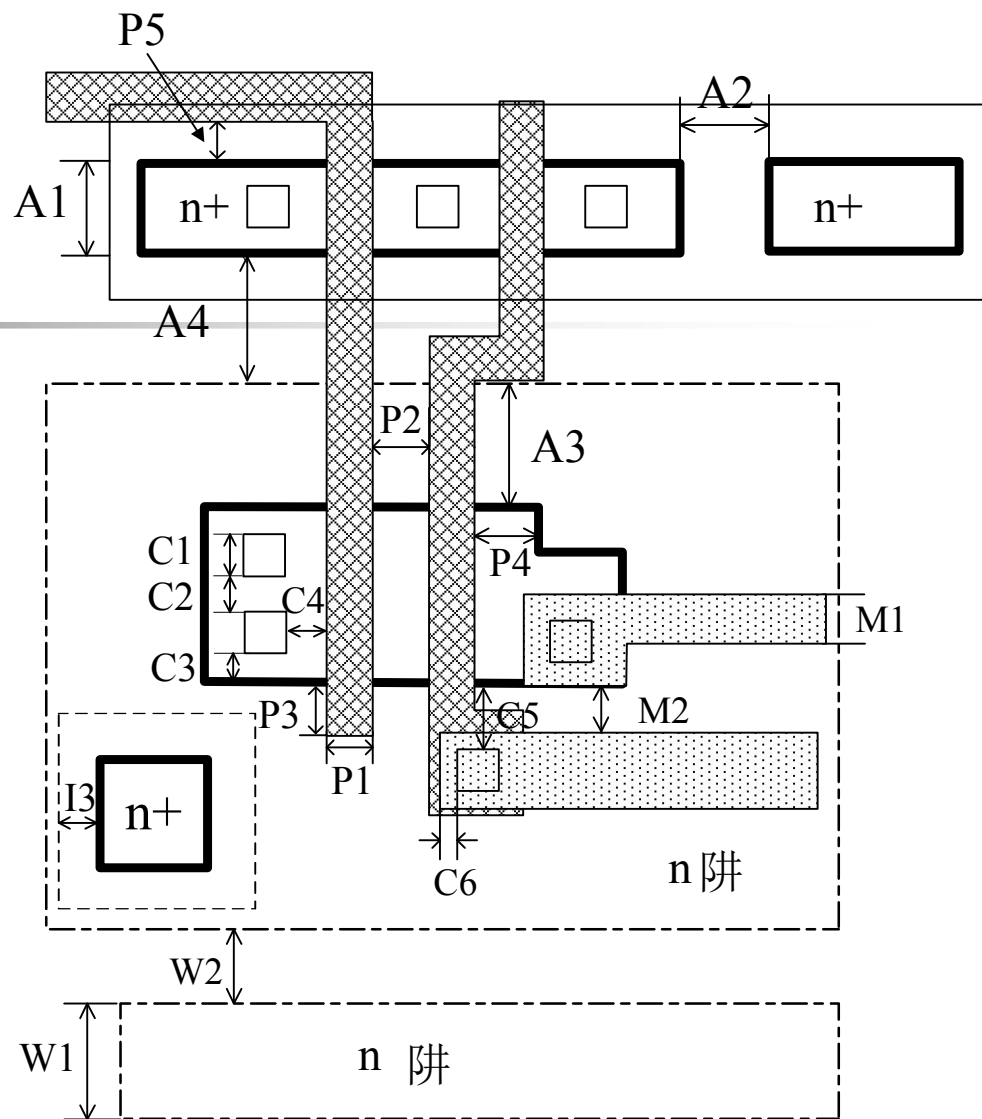
版图设计规则的两种形式

- 微米规则——直接以微米为单位给出各种图形尺寸的要求
 - 灵活性大，更能针对实际工艺水平；缺点是通用性差
- λ 规则——以 λ 为单位给出各种图形尺寸的相对值
 - λ 是工艺中能实现的最小尺寸，一般是用套刻间距作为 λ 值，或者取栅长的一半为 λ
 - 最大优点是通用性强，适合CMOS按比例缩小的发展规律

版图设计规则示意图

三种尺寸限制:

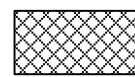
- 1) 各层图形的最小尺寸
- 2) 同一层图形的最小间距
- 3) 不同层图形的套刻间距



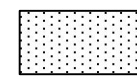
阱区



有源区



多晶硅



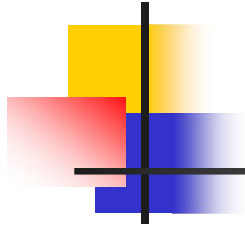
金属



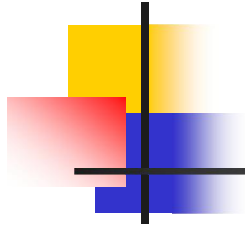
注入框
30

一个n阱CMOS工艺的 λ 设则

1. n阱		
W_1	最小宽度	10λ
W_2	最小间距 (等电位)	6λ
	(不等电位)	9λ
2. 有源区		
A_1	最小宽度	3λ
A_2	最小间距	3λ
A_3	阱内 p^+ 有源区到阱边最小间距	5λ
A_4	阱外 n^+ 有源区与n阱最小间距	5λ

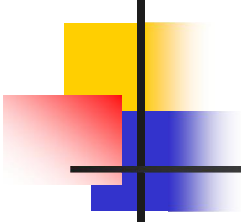


3. 多晶硅		
P_1	最小宽度	2λ
P_2	最小间距	2λ
P_3	伸出有源区外的最小长度	2λ
P_4	硅栅到有源区边的最小距离	3λ
P_5	与有源区的最小外间距	1λ
4. 注入框		
I_1	最小宽度	5λ
I_2	最小间距	2λ
I_3	对有源区的最小覆盖	2λ

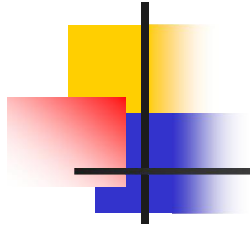


5. 引线孔		
C_1	最小引线孔面积	$2\lambda \times 2\lambda$
C_2	最小引线孔间距	2λ
C_3	有源区或多晶硅对引线孔的最小覆盖	1.5λ
C_4	有源区引线孔到多晶硅栅的最小间距	2λ
C_5	多晶硅引线孔到有源区最小间距	2λ
C_6	金属或注入框对引线孔的最小覆盖	1λ
6. 金属连线		
M_1	最小线宽	3λ
M_2	最小间距	3λ

90nm CMOS技术主要版图设计规则



图形	线宽 (um)	间距 (um)
有源区	0.12	0.14
多晶硅	0.10	0.14
引线孔	0.12	0.14
金属1	0.12	0.12
通孔1-6	0.13	0.15
金属2-7	0.14	0.14
通孔7-8	0.36	0.34
金属8-9	0.42	0.42
n ⁺ /p ⁺		0.44



第一次作业，已经上传到教学网课程主页

3月8日上课助教收作业